

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **03-094438**

(43)Date of publication of application : **19.04.1991**

(51)Int.Cl. **H01L 21/60**

(21)Application number : **01-231131**

(71)Applicant : **SHINKO ELECTRIC IND CO LTD**

(22)Date of filing : **06.09.1989**

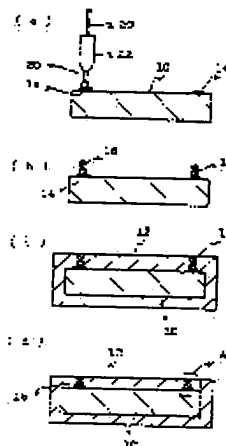
(72)Inventor : **FUKASE KATSUYA
TANAKA MASATO
WADA NORIO**

(54) SEMICONDUCTOR CHIP MODULE

(57)Abstract:

PURPOSE: To realize a high-density mounting operation and to enhance a resistant property to surroundings by a method wherein the other end side of a bonding wire whose one end has been bonded to a pad is extracted to an outer face of a sealing resin used to seal a face, of a semiconductor chip, on which the pad has been formed and it is formed as a terminal part for external connection use.

CONSTITUTION: Conductor parts 16 are formed by a ball bonding method. A wire 20 is fused and bonded to pads 14 of a semiconductor chip 10 to form balls; after that, it is pulled up a little and cut. Then, the semiconductor chip 10 and the whole of the conductor parts 16 are resin-sealed; the conductor parts 16 are covered with a sealing resin 12 up to their upper ends. In addition, the surface on the side where the conductor parts 16 have been formed is polished at an outer face of the sealing resin 12; upper parts of the conductor parts 16 are exposed from the sealing resin 12; spherical parts at the upper parts of the conductor parts 16 are ground a little to form certain exposed areas; bumps 18 are formed at exposed faces of the conductor parts 16. Thereby, a resistant property to surroundings is enhanced, this module can be handled easily and a high-density mounting operation can be executed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

⑫ 公開特許公報(A) 平3-94438

⑤Int.Cl.⁵
H 01 L 21/60識別記号 庁内整理番号
3 2 1 Z 6918-5F

⑬公開 平成3年(1991)4月19日

審査請求 未請求 請求項の数 2 (全6頁)

⑭発明の名称 半導体チップモジュール

⑯特 願 平1-231131

⑰出 願 平1(1989)9月6日

⑱発 明 者 深 瀬 克 哉 長野県長野市大字栗田字舎利田711番地 新光電気工業株式会社内

⑲発 明 者 田 中 正 人 長野県長野市大字栗田字舎利田711番地 新光電気工業株式会社内

⑳発 明 者 和 田 則 雄 長野県長野市大字栗田字舎利田711番地 新光電気工業株式会社内

㉑出 願 人 新光電気工業株式会社 長野県長野市大字栗田字舎利田711番地

㉒代 理 人 弁理士 綿貫 隆夫 外1名

明 細 書

1. 発明の名称 半導体チップモジュール

2. 特許請求の範囲

1. 少なくともワイヤボンディング用のパッドが形成された半導体チップの面が樹脂封止され、

該パッドに一端がボンディングされたボンディングワイヤの他端側が、前記パッドが形成された半導体チップの面を封止する封止樹脂の外面に引き出され、外部接続用の端子部として形成されたことを特徴とする半導体チップモジュール。

2. 端子部に外部接続用のバンプが形成された請求項1記載の半導体チップモジュール。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は回路基板に実装して用いる半導体チップモジュールに関する。

(従来技術)

半導体チップを回路基板に実装する搭載方法に

は、パッケージ方式とベアチップ方式があり、半導体チップの接続方法にはワイヤボンディング方式とバンプ方式がある。

前記のパッケージ方式は、半導体チップをパッケージに収納してパッケージごと回路基板に実装するもので、ベアチップ方式は、回路基板にベアチップを搭載し、ワイヤボンディング方式により接続するかあるいはバンプ方式によって接続搭載するものである。

バンプ方式では、半導体チップにあらかじめ接続用のバンプを形成しておき、半導体チップを加圧、加熱して回路基板に接続する(フリップチップ法)。半導体チップを搭載した後は、接続部分、露出部分を樹脂によって封止する。

このフリップチップ法の場合は、半導体チップの面積内で接続できるから、パッケージ方式とくらべてかなり実装密度を高めることができ、また接続する際ボンディングワイヤを用いないから、ボンディングワイヤが交錯したりすることがない等の利点を有する。

(発明が解決しようとする課題)

しかしながら、上記のフリップチップ法による場合は半導体チップ上に接続用のバンプをつくる必要があり、半導体チップの製造コストが高くなること、実装用の基板に接続する際に半導体チップを加圧、加熱するため熱応力疲労によって半導体チップのパッド等の接続部が劣化しやすいこと、ベアチップの状態で接続するため耐環境性に劣り半導体装置の信頼性が劣ること、熱放散性能が劣ること等の問題点がある。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、回路基板に対して上記フリップチップ法と同程度の高密度実装ができると共に、耐環境性に優れ、取り扱いが容易な半導体チップモジュールを提供しようとするものである。

(課題を解決するための手段)

本発明は上記目的を達成するため次の構成をそなえる。

すなわち、少なくともワイヤボンディング用の

パッドが形成された半導体チップの面が樹脂封止され、該パッドに一端がボンディングされたボンディングワイヤの他端側が、前記パッドが形成された半導体チップの面を封止する封止樹脂の外面に引き出され、外部接続用の端子部として形成されたことを特徴とする。また、前記端子部に外部接続用のバンプが形成されたことを特徴とする。

(作用)

半導体チップモジュールは、封止樹脂の外面に設けられる端子部を介して、回路基板等に実装される。端子部は半導体チップのパッドに接続しているから、これによって半導体チップと回路基板とが電気的に接続される。端子部にバンプを形成した場合は、バンプを介して回路基板等に接続する。

(実施例)

以下本発明の好適な実施例を添付図面に基づいて詳細に説明する。

〔第1実施例〕

第1図は本発明に係る半導体チップモジュール

の第1の実施例を示す断面図である。図で10は半導体チップ、12は半導体チップを封止する封止樹脂、14は半導体チップ10に設けたパッドである。

16はワイヤボンディング法によってパッド14上に立ち上がり形状に形成した導体部で、18は導体部16の上端面に形成したバンプである。導体部16の上端面は封止樹脂12の外面に露出し、バンプ18は導体部16の端面から盛り上がる。

第2図(a)~(d)は上記実施例の半導体チップモジュールの製造方法例を示す。

第2図(a)は半導体チップ10上に導体部16を形成する状態を示す。図で20はボンディングワイヤ、22はワイヤボンディングで用いるキャピラリーである。導体部16はボールボンディング法によって形成するもので、半導体チップ12のパッド14にボンディングワイヤ20を溶着してボール付けした後、わずか上方に引き上げて切断する。この切断の際は、ボンディングワイヤをその

まま切断してもよいし、ボンディングワイヤ20をボール状にして溶断してもよい。第2図(b)はボール状にして導体部16を形成した実施例である。

次いで、第2図(c)に示すように、半導体チップ10および導体部16全体を樹脂封止する。導体部16は封止樹脂12によってその上端まで被覆する。

次に、封止樹脂12の外面で導体部16が設けられた側の表面を研磨して、導体部16の上部を封止樹脂12内から露出させる。第3図(a)は研磨によって導体部16の球状部分を露出させた状態を示す。導体部16は上部の球状部分をいくぶん研磨し、ある程度の露出面積をとるようにする。第3図(b)は研磨後の導体部16の平面図である。導体部16は円形状に封止樹脂12上に露出する。

次に、導体部16の露出面にバンプ18を形成する。バンプ18ははんだめっきによる方法、導電ペーストを印刷、塗布する方法、導電性接着剤を塗布する方法等によって形成することができる。

こうして、第1図に示す半導体チップモジュール

ルが得られる。

なお、ボールボンディングによってパッドのボール付け部分がある程度大きく形成できる場合はこのボール付け部分のみを形成するだけでもよい。

第4図は、上記と同様にパッド14に立ち上がり形状に導体部16を形成した他の例を示す。この例では、上記例よりもボンディングワイヤ20を長く引き出して切斷し、封止樹脂12からボンディングワイヤ20の先端を突出させるようにする。外部接続用の端子部はこのように封止樹脂12から突出させて設けてもよい。ボンディングワイヤ20を突出させた場合は、突出したボンディングワイヤ端を回路基板に接続して実装する。

なお、ワイヤボンディング法はボールボンディング法に限るものでなく、アルミニウムワイヤ等をボンディングする際の超音波ボンディング法等も利用できる。以下の実施例においても同様である。

上述した実施例では半導体チップ10全体を樹脂封止したが、第5図および第6図に示すように、

パッド14とダミーパッド14aとの間をボンディングワイヤ20で接続する。パッド14とパッド14aとを接続する際は通常のワイヤボンディング法によればよい。ただし、この場合ボンディングワイヤ20の円弧状の高さを均等に揃えるようにワイヤボンディングする。

次に、半導体チップ10およびボンディングワイヤ20全体を樹脂封止する(第7図(c))。

次いで、封止樹脂12を研磨して、封止樹脂12の外面にボンディングワイヤ20を一部分露出させる。第8図(a)に示すようにこの研磨工程は、封止樹脂12とともにボンディングワイヤ20を部分的に研磨することによってボンディングワイヤ20の円弧状部の一部を外部に露出させるものである。第8図(b)は研磨によってボンディングワイヤ20が露出した状態を示す平面図である。

次に、ボンディングワイヤ20の露出部分に前述した第1実施例と同様な方法によってパンプ18を形成する(第7図(d))。

こうして、半導体チップ10のパッド14と導

基材24に半導体チップ10の下面を接合して樹脂封止してもよい。基材24としては放熱性の高い金属板を用いたり、セラミックを用いることができ、さらに放熱フィンを取り付けることにより熱放散性を高めることができる。

〔第2実施例〕

第7図は半導体チップモジュールの他の実施例の製造方法を示す説明図である。

この実施例においてもワイヤボンディング法によって製造するが、第7図(a)はワイヤボンディングする前の半導体チップ10を示す平面図である。14は半導体チップ10上に設けたパッド、14aはダミーパッドである。ここでパッド14は信号線路としての接続部であるが、ダミーパッド14aはパッド14との間でワイヤボンディングするためのボンディング支持部として用いるものである。図のように、パッド14とダミーパッド14aとは所定間隔をおいて向かい合わせに配置する。

次いで、第7図(b)に示すように、向かい合った

通をとった外部接続用の端子部が封止樹脂外面に形成された半導体チップモジュールが得られる。

なお、上記製造工程においてはボンディングワイヤ20を研磨するから、研磨しやすいようにやや太径のボンディングワイヤを用いるのがよい。また、パンプ18を形成する際には、封止樹脂12の表面にレジストパターンを形成してパンプ18の位置を正確に位置決めするようにしてもよい。

〔第3実施例〕

第9図は半導体チップモジュールのさらに他の実施例の製造方法を示す説明図である。

この実施例においても、上記例と同様にワイヤボンディング法を利用して製造する。

第9図で、30は半導体チップ10を接合するダイボンディング部であり、30aはダイボンディング部30の周囲に配置されダイボンディング部30と一体に形成されたダミーの支持体である。このダミーの支持体30aのボンディング部には、ボンディングワイヤのボンディング性を確実にするため、あらかじめ平滑処理や金めっき等の表面

処理を施しておくといふ。

第9図(a)は半導体チップ10を支持体30上に接合した後、半導体チップ10のパッド14とダミーの支持体30a間をワイヤボンディングし、樹脂封止した状態を示す。

第9図(b)は上記のようにして樹脂封止したものに対して、半導体チップ10の搭載部分を残してC-C線、D-D線から外側部分を除去した後、封止樹脂12を研磨して上記例と同様にボンディングワイヤ20を露出させパンプ18を設けたものである。

この実施例ではダミーの支持体30aを利用することによって上記第2実施例とは異なり、半導体チップ10上にダミーのパッド14aを設けることなく製造することができる。また、この実施例の方法では従来と同様のワイヤボンディング法が適用できるという利点がある。なお、支持体30、ダミーの支持体30aとしては金属板、金属箔を接合したフィルム等が利用できる。

以上各実施例について説明したが、上記各実施

例の半導体チップモジュールは以下のような顕著な特徴を有する。すなわち

- ① 上記半導体チップモジュールのサイズは半導体チップよりも若干大きいのみであり、また外部接続用の端子部を外面に有しているからフリップチップ法によって容易に実装でき、高密度実装が可能である。
- ② 半導体チップが樹脂封止されることによってプラスチックパッケージと同等の耐環境性が得られ、装置としての信頼性を向上させることができる。
- ③ 端子部と半導体チップとの間に封止樹脂が介在し、またパンプとパッド間に導体部が介在することによって、これらが緩衝材として作用し実装した際にパッド部へ応力が集中することを緩和することができる。これによって、長寿命化が図れる。
- ④ 半導体チップ上の全範囲がパッド等の信号接続部として使用できるから、リードフレーム等を用いた場合とくらべて多ピン化が可能となる。

⑤ 高い技術的完成度にあるワイヤボンディング法が有効に利用でき、確実に製造できるとともに製造コストを抑えることができる。

⑥ 半導体チップに放熱体を付設することが容易にでき、半導体チップの熱放散性を容易に向上させることができる。

なお、外部接続用の端子部はかならずしも封止樹脂12の外周から突出させる必要はなく、第10図に示すようにソケット等を介して実装することもできる。図で、32は実装用の回路基板、34はコネクタ、36はコネクタの接点部である。

以上、本発明について好適な実施例を挙げて種々説明したが、本発明はこの実施例に限定されるものではなく、種々のタイプの半導体チップモジュールに同様に適用できるものであって、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。

(発明の効果)

上述したように、本発明に係る半導体チップモジュールは、半導体チップが樹脂封止されて提

供されるから耐環境性に優れると共に、取り扱いがきわめて容易となり、かつ外部接続用の端子部がモジュール本体に形成されて提供されるから、回路基板等にそのまま接続して実装でき、高密度実装を可能とすることができる。また、封止樹脂やパンプとパッド間の導体部が緩衝材となって実装した際の応力集中を緩和することができ、接続部を長寿命化させることができる等の著効を奏する。

4. 図面の簡単な説明

第1図は本発明に係る半導体チップモジュールの第1の実施例を示す断面図、第2図、第3図はその製造方法を示す説明図、第4図～第6図は第1実施例の変形例を示す断面図、第7図及び第8図は第2実施例の製造方法を示す説明図、第9図は第3実施例の製造方法を示す説明図、第10図は実装例を示す説明図である。

10・・・半導体チップ、 12・・・封止樹脂、 14・・・パッド、 14a・・・ダミーパッド、 16・・・導体部、 18・・・パンプ

ブ、 20・・・ボンディングワイヤ、 22・・・キャピラリ、 24・・・基材、 30・・・ダイボンディング部、 30a・・・ダミーの支持体、 32・・・回路基板、 34・・・コネクタ、 36・・・接点部。

特許出願人

新光電気工業株式会社

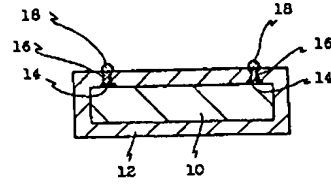
代表者 井上貞夫

代理人(776)

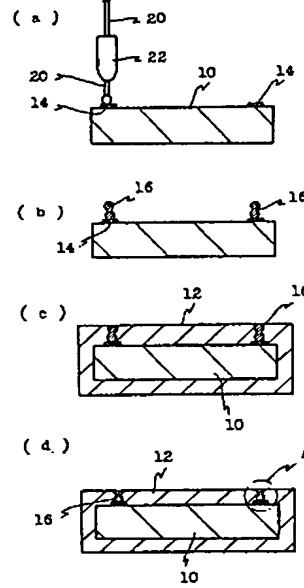
綿貫隆



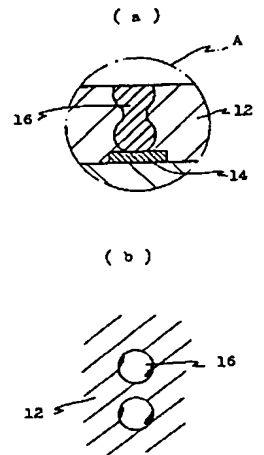
第 1 図



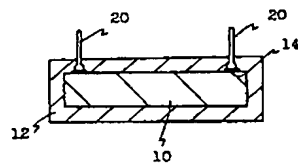
第 2 図



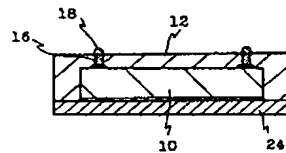
第 3 図



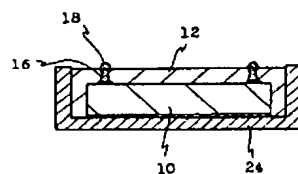
第 4 図



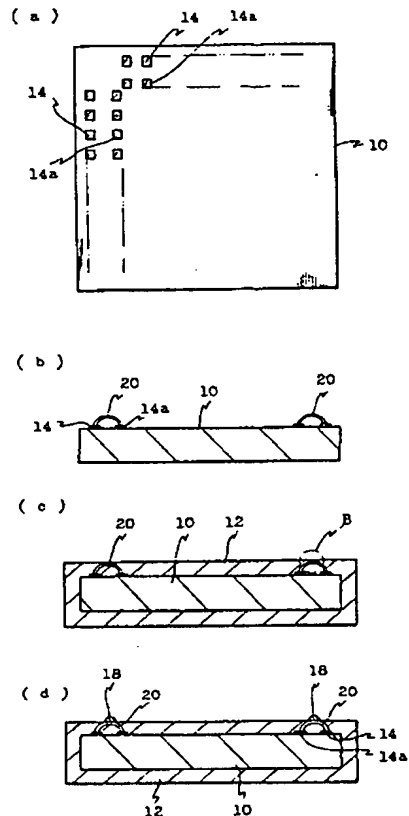
第 5 図



第 6 図

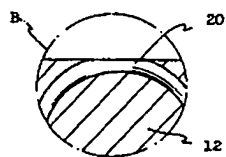


第 7 図

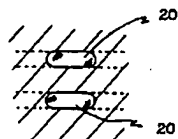


第 8 図

(a)

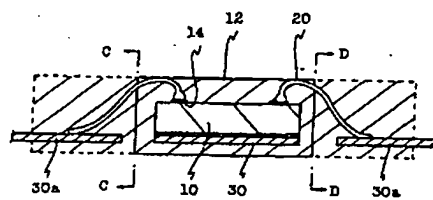


(b)

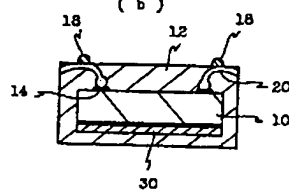


第 9 図

(a)



(b)



第 10 図

